

**-USPTO-**

UNITED STATES  
PATENT AND TRADEMARK OFFICE

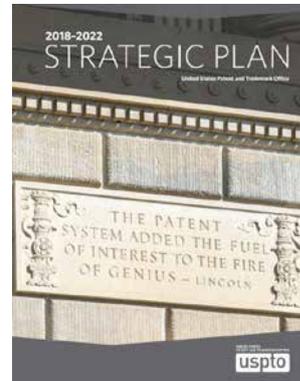


## 米国特許庁（USPTO）の特許に関する 人工知能 (AI) ツール



## AI戦略

- 2018-2022 USPTO 戦略プラン:
  - 特許システムの内部ユーザ向けに、人工知能や機械学習などのツールの開発や提供を最適化し、ユーザが十分な検索と調査に必要なツールを確実に入手できるようにします。



uspto

3

\* Goal I: Optimize patent quality and timeliness; Objective 3: Foster innovation through business effectiveness

## USPTO AI へアクセスするためのページ



[www.uspto.gov/initiatives/artificial-intelligence](http://www.uspto.gov/initiatives/artificial-intelligence)

4

### Artificial intelligence resources

Find a collection of resources devoted to shaping the Administrator's and federal government's approach to artificial intelligence (AI).

#### AI-related patent resources

A non-exhaustive list of the current USPTO guidance and training material on patent subject matter eligibility and disclosure of computer-implemented inventions, along with related PTAB and petition decisions is listed below.

#### AI-related examination guidance

AI-related inventions can be treated as a subset of computer-implemented inventions. Therefore, USPTO guidance regarding computer-implemented inventions can be a useful resource.

#### Subject matter eligibility

- MPEP 2109 provides general guidance on subject matter eligibility.
- MPEP 2106.06(a) discusses the abstract idea exceptions.
- Current examiner training on [subject matter eligibility](#).
- [Subject Matter Eligibility Examples Abstract Ideas - Example 20](#)

#### Compliance with 35 U.S.C. 112

- MPEP 2113.01 provides guidance on disclosure requirements for computer-implemented functional claim limitations.
- MPEP 2118 provides general guidance for examining means plus function (35 U.S.C. 112(f)) limitations. MPEP 2102(E)(8) provides guidance on the description necessary to support a claim limitation that invokes 35 U.S.C. 112(f).
- MPEP 2113.03(g) discusses functional limitations that do not invoke 35 USC 112(f).
- Examine training on [Disclosing Computer-Implemented Functional Claim Limitations for Compliance with 35 U.S.C. 112](#)

#### Artificial Intelligence Patent Dataset (AIPD)

- The USPTO Office of the Chief Economist released the [Artificial Intelligence Patent Dataset \(AIPD\)](#)-identifying United States patents and pre-grant publications that include AI.

uspto

## 最近の AI ポリシーの展開について

- 合衆国行政会議 (ACUS) は、政府機関による AI の使用に関する声明を発表しました。
  - AIシステムを採用または変更する際に機関が考慮すべき問題を特定

uspto

5

## 特許に関する AI の優先順位

- 特許検索
  - AI検索プロトタイプツール
  - 画像検索
- 特許分類
  - 共同特許分類 (CPC)
  - 請求項の主題についての指標

uspto

6

## AI特許検索プロトタイプ

ビジョン: 審査官が関連する可能性のあるすべての先行技術文献を検索して審査の初期段階の支援を行う

- 検索効率の向上による特許の質の向上
- PE2E 検索で「More Like This Document」(MLTD) をリリース
  - ユーザーの選択により、最も類似したドキュメントを検索する
  - 米国の特許/公開特許、および 61 か国の特許文書が検索対象となる
- 2022年1月11日官報告示「MLTDを活用したAI検索機能による新しいPE2E検索ツール」

uspto

7

## AI検索の展望

- AI の価値の評価とモニタリングを継続
- システムの成熟のためのフィードバックの組み込み
- 将来の AI 検索機能の開発
- パブリックコミュニケーションと将来的なアクセスのしやすさ

uspto

8

## 特許の自動分類

ビジョン: 自動分類システムを開発して、CPC データを生成し、分類に関する国内のニーズと国際的な義務を満たす

- USPTO は、AI ベースの自動分類システムを開発および検証しています
  - 特許文献の完全な分類
  - クレームに関連するシンボルの識別 (C\* または「C-stars」と呼ばれる)

CPC allocations	C*
G01S 7/4863	★
G01S 7/4865	★
G01S 7/4917	
G01S 13/89	★
G01S 7/4914	★
G01S 17/894	

uspto

9

## 有用性

- 特許分類の品質をサポート
  - 正しさ
  - 完全性
  - 一貫性
- 運用効率の向上の可能性
- 内部コスト削減の可能性

uspto

10

## 自動分類の見通し

- 請求項の主題に関連するアプリケーションの CPC シンボルを識別するための AI の利用 (auto-C\*s)
  - 2020 年 12 月以降、新しい特許出願の一部へ auto-C\* を活用
  - 2022 年 3 月現在、auto-C\* を新しい特許出願すべてに拡張
- 完全な画像分類のための自動分類ツールの分析と評価が進行中

uspto

11

## 今後の見通し: AI のための特許データ

- 特許実務・審査にAIを活用できる
- 特許データは最先端の AI 研究にも使用できる
- 好循環：
  - AI研究の進歩は、特許審査の効率を促進することができる
  - 特許審査からのデータは、AI 研究の更なる進歩を促進することができる

uspto

12

# 背景(2020)

## 2.9 USPTO Backgrounds

USPTO Backgrounds is a dataset of background sections from patents granted by the United States Patent and Trademark Office, derived from its published bulk archives<sup>5</sup>. A typical patent background lays out the general context of the invention, gives an overview of the technical field, and sets up the framing of the problem space. We included USPTO Backgrounds because it contains a large volume of technical writing on applied subjects, aimed at a non-technical audience.

ductivity types), it is necessary that at least some process is steps differentiate between p-type and n-type transistors. Separate implant steps, for example, are needed to define n-well and p-well structures and to dope the source/drain regions of n-channel and p-channel transistors. Whenever possible, however, it is generally desirable to use a single process step to define transistor features regardless of the transistor type. Single process steps imply a single mask step, which is always desirable to



# 米国特許のフレーズ間マッチング

#	Team	Members	Score	Entries	Last	Code
1			0.848	9	5d	
2			0.848	61	18h	
3			0.847	81	10h	
4			0.847	22	1d	
5			0.846	8	16d	
6			0.846	29	2d	
7			0.846	46	3h	
8			0.845	24	14h	



**-USPTO-**

